

관리번호		2024년 제1차(특정) 반도체 공정 장비		과제 유형		<input checked="" type="checkbox"/> 통합형 <input type="checkbox"/> 병렬형 <input type="checkbox"/> 일반형	
산업기술분류1	대분류	전기·전자	중분류	반도체장비	소분류	폴리싱(CMP) 장비	
산업기술분류2	대분류	전기·전자	중분류	반도체장비	소분류	기타 반도체장비	
산업기술분류3	대분류	전기·전자	중분류	반도체장비	소분류	반도체 장비용 핵심부품 및 제조장비	
융합분류		<input type="checkbox"/> 산업고도화형 <input type="checkbox"/> 사회문제해결형 <input type="checkbox"/> 신산업창출형 <input checked="" type="checkbox"/> 해당없음					
해당여부		<input type="checkbox"/> 표준연계 <input type="checkbox"/> 해외연계 <input checked="" type="checkbox"/> 특허연계 <input type="checkbox"/> 안전과제					
		<input type="checkbox"/> 경쟁형R&D <input type="checkbox"/> 복수형R&D <input checked="" type="checkbox"/> 대형통합형 <input type="checkbox"/> 보안과제					
과제명	총괄	10nm DRAM/3nm logic 첨단 반도체를 위한 CMP 공정장비 기술개발					
	1세부	차세대 반도체용 고평탄도 Cu CMP 장비 개발					
	2세부	Cu Bulk CMP 공정용 High Cu RR Slurry 개발					
	3세부	내플라즈마 코팅 소재의 원자층 증착 기술 기반 공정 부품 개발					
1. 개요 및 필요성		<p>○ <b>(개요)</b> 첨단 메모리 및 시스템반도체의 3D구조 적층화, 초미세화 공정을 위한 연마 공정 및 내플라즈마 코팅 관련 핵심기술 확보 통한 공급망 생태계 구축을 목표로 함</p> <ul style="list-style-type: none"> <li>- 고연마량, 고평탄도 구현을 위한 Cu CMP 맞춤 슬러리 기술 자립화 추진. 고속회전, 화학약품 노출 등 연마 공정 환경에 적합한 내화학, 고강성의 세라믹 소재 기술 개발</li> <li>- 초정밀 공정제어를 위한 유량 제어 부품(화학물질 정밀 제어), 제어 모듈 및 시스템 (센싱 및 동작 제어) 등 첨단 공정장비용 부품 기술 개발</li> <li>- 생산성 향상 (공정제어), 연마정밀도 향상 (공정 구역 세분화) 등 첨단 연마 및 코팅 장비 기술 고도화 기술 개발</li> </ul> <p>○ <b>(필요성)</b> 메모리 및 시스템 첨단 반도체 기술의 초격차를 위한 초미세화, 다층화, 고품질을 위한 핵심 공정장비 기술 개발이 필수임</p> <ul style="list-style-type: none"> <li>- 단위 소자의 scaling에 대한 한계를 극복하기 위한 대안으로 연마 공정을 이용한 반도체 소자의 다층화를 이용한 고집적화 공정 기술의 중요도 증가</li> <li>- 반도체 소자의 다층화, 고집적화에 따라 미세공정 중 발생하는 결함 및 불순물을 완벽하기 제거하기 어렵기 때문에 정밀코팅을 통해 반도체 공정의 부품을 보호하는 공정기술 필요함</li> <li>- 10nm DRAM/3nm logic 첨단 반도체 제작을 위해서는 연마 및 코팅 공정기술에 대한 핵심 소재·부품·장비 확보가 시급</li> <li>- 국내 관련 핵심공정장비 업체는 높은 기술진입 장벽, 핵심부품의 낮은 국산화율, 원천기술 확보 미비 등으로, 세계시장을 선도하는 국내 소자업체와 비교하여 세계시장 점유율*이 매우 낮은 실정임</li> </ul> <p>* 연마 : CMP 공정 중 난이도가 높은 Cu 공정의 경우 미국의 Applied Materials 90% 이상의 시장을 독점하고 있기에 해외 의존도가 유독 높은 상황임.</p> <p>* 코팅 : ALD 코팅, 해외 Major 4개 업체가 75% 이상의 과점 시장으로 국산화가 시급함</p> <p>○ <b>(기대효과)</b> 10nm DRAM/1.4nm logic 첨단 반도체의 다층화, 고집적화를 위한 연마 및 코팅 공정 장비 기술역량을 강화를 통한 공급망 생태계 구축 및 자립화</p>					

- 고품탄도 제어 가능한 Cu CMP 장비개발을 통한 첨단 반도체 핵심 연마공정의 소재·부품·장비 공급망 내재화
- 차세대 고성능 Cu CMP 장비 국산화를 통한 해외시장 진출\*
  - \* Cu CMP 시장규모 : 세계 시장 3조원, 국내시장 5,000억원이며 연평균 17% 고성장중
- 반도체 부품의 결함 및 불순물로 인한 반도체 수율 저하를 방지하며 3차원 shower head 등의 고가 부품 내구성을 향상시켜 양산성 극대화 기대
- 대면적/고생산성 Batch ALD\*를 이용한 3차원 고밀도 코팅 기술 및 내플라즈마용 소재발굴을 통한 식각 및 세정공정과의 연계성 확대가능
  - \* 2016년 10억 9천만 달러에서 연평균 12% 성장하여 2025년 30억 1천만 달러 전망

## 2. 연구목표

○ 최종목표 : 10nm DRAM/ $\beta$ nm logic 첨단 반도체를 위한 공정장비 기술개발 (TRL : [시작] 5단계 ~ [종료] 7 단계)

- 패드 온도 컨트롤 시스템(PTC), 연마 종점 및 실시간 연마량 모니터링 시스템 개발
- Cu CMP용 세정·건조 모듈
- Wafer 정체, 대기 최소화 이송 시스템 및 CMP 장비 진단 시스템 개발
- Cu Bulk CMP용 핵심 슬러리 원재료 입자 합성 및 개질 기술 확보로 원천기술 내재화
- 차세대 Cu CMP 슬러리 품질평가 기술개발
- 이트륨 화합물의 대용량 합성 방법 개발 및 대용량 정제 방법 개발
- 부품 코팅용 반송 시스템을 포함한 대면적 Batch ALD 제조 기술개발
- 증착/연마 공정용 샤워 헤드에 적용할 수 있는 내플라즈마 Y계 ALD 코팅 시스템 개발

## ○ 역할 및 기능

- 세부과제 종합관리 및 사업추진방향 조정
- 수요기업, 공급기업, 연구기관 간 네트워킹 (기술세미나, 간담회, 워크숍 등)
- 사업화 전략 수립 지원, 사업성과(실적) 관리 및 보고 총괄 등 행정 전반

## 3. 지원기간/예산/추진체계

- 개발기간 : 54개월 이내 (1차년도 : 6개월 이내, 2~5차년도 : 각 12개월)
  - 1단계 : 30개월 이내, 2단계 : 24개월 이내
- 정부지원연구개발비 : 총 정부지원연구개발비 200억원 이내 (1차년도 : 27억원 이내)
  - 총괄주관사업비 : 총 정부지원연구개발비 4.5억원 이내 (1차년도 : 0.5억원 이내)
- 주관연구개발기관 : 비영리기관
- 기술료 징수여부 : 비징수
- 기타사항 : 해당없음

관리번호	224-패키지(특단)반도체공정장비아이		사업구분	소재부품패키지형(특화단지)		
산업기술분류1	대분류	전기·전자	중분류	반도체장비	소분류	폴리싱(CMP) 장비
산업기술분류2	대분류	-	중분류	-	소분류	-
총괄과제명	10 nm DRAM/3nm logic 첨단 반도체를 위한 공정장비 기술개발					
세부과제명	(1세부) 차세대 반도체용 고품탄도 Cu CMP 장비개발					
1. 개요 및 필요성	<p>○ <b>(개요)</b> 한국의 반도체 생산능력은 세계 수준이나 반도체 장비, 소재 및 부품의 시장 점유율은 세계 우수 기업에 크게 뒤처지고 있으며, 반도체 산업의 전반적인 국가 경쟁력 확보를 위한 집중적인 기술개발이 필요</p> <ul style="list-style-type: none"> <li>- 전 세계 CMP 시장 규모는 현재 2~3조 원 규모이고, 국내 시장은 약 5,000억 원 규모로 연평균 17%씩 고성장하는 추세</li> <li>- 장비 업체별 점유율은 미국의 Applied Materials 68%, 일본의 Ebara가 26%를 점유하는 과점 시장이며, 케이씨텍은 3% 정도의 낮은 점유율 수준에 있음</li> <li>- Cu CMP는 반도체 소자를 만드는 과정 중 개별 트랜지스터에 전기신호를 입·출력시켜주는 BEOL(Back end of Line)단의 배선을 형성하는 공정임</li> <li>- Cu CMP는 반도체 기판에 산화막을 입힌 후 포토, 식각 공정으로 일정한 깊이를 갖는 트렌치를 형성함. 이후 트렌치 내부를 확산 방지막(TaN), 접착층(Ta) 증착 후 Seed Cu, EP-Cu를 도금으로 매립 후 상부를 연마 분리함으로써 배선을 형성하는 기법으로, 반도체 소자 고집적화 및 최근의 첨단 패키지의 필수 기술임</li> </ul> <p>○ <b>(필요성)</b> 화학적·기계적 연마 (CMP, Chemical Mechanical Polishing)는 공정은 첨단 반도체 디바이스의 고도화 및 적층화를 가능하게 하는 필수 공정 기술로서, 경쟁력 확보를 위해서는 CMP 관련 장비, 소재, 부품의 협력을 통한 기술력 확보가 필요</p> <ul style="list-style-type: none"> <li>- CMP 장비의 소재, 부품 또한 해외 기술에 전적으로 의존하고 있기에 협력체계, 국산화 및 생태계 구축을 통해 빠른 변화의 흐름 대응할 수 있는 기술 내재화가 절실함</li> <li>- 반도체 제조에서의 CMP는 박막의 평탄화, 소자 분리, 배선 형성 등에 활용되어 왔으나, 최근 패키징 기술의 발전에 따라 그 적용 범위가 확대되고 있음</li> <li>- 반도체 패키징 CMP에서는 주로 배선 소재인 구리의 평탄화를 목적으로 하며 이때 Cu/Dielectric profile의 확보와 Dishing 및 Erosion의 최소화, CMP 후 산화막의 제거 및 세정이 패키징에 있어 중요한 영향을 미치는 것으로 알려져 있음</li> <li>- CMP 공정 중 난이도가 높은 Cu 공정의 경우 미국의 Applied Materials 90% 이상의 시장을 독점하고 있기에 해외 의존도가 유독 높은 상황임</li> <li>- 반도체 CMP 장비는 글로벌 공급망 이슈 발생 시 소자업체의 신규 투자 차질을 초래하며 반도체 산업의 경쟁력을 저하할 수 있음</li> </ul> <p>○ <b>(기대효과)</b> 수요기업과의 협력을 통해 Cu CMP 장비의 수입 대체 시 해외 의존도를 점진적으로 낮추어 예상하지 못한 공급 리스크 등의 대외 환경 변화에 유연하게 대처할 수 있고, CMP 장비 시장 점유율 확대 가능</p> <ul style="list-style-type: none"> <li>- 국내 반도체 디바이스 제조업체(대기업)와 장비 제조업체 (중견기업) 및 부품, 소재, 가공 업체 (중소기업) 간의 상생 협력을 통해 각 기업이 동반 성장하는 선순환 생태계 조성이 가능하여 국내 반도체 산업의 활성화</li> <li>- 이종집적 반도체 패키징용 CMP 장치 개발을 통한 외국 업체 100% 의존 탈피 가능</li> </ul>					

## 2. 연구목표

○ 최종목표 : 차세대 반도체용 고평탄도(High Flatness:Dishing, Erosion) Cu CMP 장비개발  
(TRL : [시작] 4단계 ~ [종료] 7단계)

### 1) 패드 온도 컨트롤 시스템(PTC)

- Cu 연마 공정 중 발생하는 온도를 슬러리 가열, 냉각을 통해 패드 표면 온도를 능동적으로 제어하는 장치 기술 개발

### 2) 연마 종점 및 실시간 연마량 모니터링 시스템

- 고정밀 센싱 시스템을 이용하여 연마 중 Cu Film Thickness 실시간 측정 및 제어 기술 개발

### 3) Cu용 세정·건조 모듈 개발

- Cu막 부식을 억제하면서 이물질을 효율적으로 제거해주는 이류체 및 IPA온도 조절 가능한 Dryer 모듈 개발

### 4) Wafer 정체, 대기 최소화 이송 시스템 개발

- 연마 후 Cu막 부식이 발생하는 문제를 해결하기 위한 이송 시스템 구동 구조 및 S/W 개발

### 5) 장비 진단 시스템 개발

- 설비 관리 시 구동부 및 Gauge Calibration 자동화위한 모니터링 센서, 머신 러닝 기반 소프트웨어 알고리즘 개발
- 정밀 진단 및 제어가 가능한 컨트롤러 시스템 개발

## ○ 개발목표

성능지표		단위	달성목표	국내 최고수준	세계최고수준 (보유국, 기업/기관명)
1	NPW Removal Rate (Bulk Cu)	Å/min	> 5,000	없음	~5,000Å/min (미국, AMAT)
2	NPW Uniformity @Removal, 1sigma	%	< 5%	없음	< 5% (미국, AMAT)
3	Dishing @10μm Cu Line	nm	< 15nm	없음	< 20nm (미국, AMAT)
4	Erosion @0.18×0.18μm	nm	< 10nm	없음	< 10nm (미국, AMAT)
5	세정 Defect @37nm, Bare wf	ea	< 100ea	없음	< 150ea (미국, AMAT)
6	생산성(UPEH)	매	> 35매/hr	없음	32매/hr(미국, AMAT)

## 3. 지원기간/예산/추진체계

○ 개발기간 : 54개월 이내 (1차년도 : 6개월 이내, 2~5차년도 : 각 12개월)

- 1단계 : 30개월 이내, 2단계 : 24개월 이내

○ 정부지원연구개발비 : 총 정부지원연구개발비 93.5억원 이내 (1차년도 : 13.5억원 이내)

○ 주관연구개발기관 : 중소·중견기업

○ 기술료 징수여부 : 징수

○ 기타사항 : 해당없음

관리번호	2024-패자(특단)반도체공정장비-02		사업구분	소재부품패키지형(특화단지)		
산업기술분류1	대분류	전기·전자	중분류	반도체장비	소분류	폴리싱(CMP) 장비
산업기술분류2	대분류	-	중분류	-	소분류	-
총괄과제명	10nm DRAM/3nm logic 첨단 반도체를 위한 공정장비 기술개발					
세부과제명	(2세부) Cu Bulk CMP 공정용 High Cu RR Slurry 개발					
1. 개요 및 필요성	<p>○ <b>(개요)</b> 한국의 반도체 생산 능력은 세계 수준이나 반도체 장비, 소재 및 부품의 시장점유율은 세계 우수 기업에 크게 뒤처지고 있으며, 반도체 산업의 전반적인 국가 경쟁력 확보를 위해서는 이 부분에 대한 집중적인 기술 개발이 필요</p> <ul style="list-style-type: none"> <li>- 반도체 Device Shrink 및 Design 변경으로 High Tech 시장 확대, High Qual. 소재 요구</li> <li>- 전 세계 CMP 시장 규모는 현재 2~3조원 규모이고, Slurry 국내시장은 약 7,110억원 (22년 실적) 규모로 연평균 17%씩 고성장하고 있는 추세</li> <li>- Slurry 국내 시장 현황으로도 Cu 시장 규모가 22년 기준 1,205억 (전체의 17%) 차지 하지만 해외 선진업체의 독점 구조이고, 해외 의존도 높음</li> </ul> <p>○ <b>(필요성)</b> 화학적·기계적 연마 (CMP, Chemical Mechanical Polishing)는 공정은 첨단 반도체 디바이스의 고도화 및 적층화를 가능하게 하는 필수 공정 기술로서, 경쟁력 확보를 위해서는 CMP 관련 장비, 소재, 부품의 협력을 통한 기술력 확보가 절실함. Cu CMP용 Slurry의 해외 선진업체의 독점 구조, 해외 高의존도 및 기술 난이도 등의 진입 장벽이 높음</p> <ul style="list-style-type: none"> <li>- 선진업체의 특허 IP로 인한 기술 진입 장벽이 높아 신기술 개발 필요</li> <li>- 주요 원재료에 대한 해외 의존도 심화, 가격 경쟁력 등 시장 진입 위한 지원 필요</li> <li>- 미래 반도체 산업에 있어서 수요 증대 및 기술 확장성 높음</li> <li>- Cu CMP Slurry 소재 해외 기술에 의존도가 높기 때문에 협력 체계, 국산화 및 생태계 구축을 통해 빠른 변화의 흐름 대응 가능한 기술 내재화가 절실함</li> <li>- 반도체 CMP 소재의 글로벌 공급망 이슈 발생 시 소자업체의 신규 투자 차질을 초래하며 반도체 산업의 경쟁력을 저하시킬 수 있음</li> </ul> <p>○ <b>(기대효과)</b> 수요기업과의 협력을 통해 Cu CMP 장비의 수입 대체 시 해외 의존도를 점진적으로 낮추어 예상하지 못한 공급 리스크 등의 대외 환경 변화에 유연하게 대처 가능하고, CMP 시장 M/S 증대 가능</p> <ul style="list-style-type: none"> <li>- 반도체 공정용 핵심 소재 국산화 효과</li> <li>- 해외 독점 구조의 핵심 소재 국산화 효과, 해외 의존도 감소</li> <li>- 해당 기술 관련 제품 시장점유율 10% 성장, 슬러리 산업 내 고용 창출</li> <li>- 슬러리를 핵심 원재료 입자 합성 및 개질 기술 확보로 원천 기술 내재화</li> <li>- 차세대 Cu CMP Application 분야에 대한 기술력 확보</li> <li>- 반도체 공정용 핵심 소재 기술 확보로 반도체 산업 기술 발전에 기여</li> <li>- 글로벌 기술경쟁력 열세 극복, 해외 시장 진입 / 글로벌 공급망 확보</li> <li>- 반도체 비메모리 분야에서 글로벌 기술경쟁력 확보</li> </ul>					

**2. 연구목표**

○ 최종목표 : Cu Bulk CMP 공정용 High Cu RR Slurry 개발  
(TRL : [시작] 4단계 ~ [종료] 7단계)

## 1) 입자 개발

- 단분산 / 다분산 실리카 입자 설계 및 선정
- 실리카 대체할 수 있는 Polymer, Core Shell 입자 후보군 탐색 및 입자 합성 설계
- 입자 표면 개질 기술 적용에 따른 성능 확보
- 입자 합성에 따른 특성 변화 연구
- 입자 개질제 치환기에 따른 특성 변화 연구
- 입자 함량/크기/형태에 따른 분산성 확보

## 2) 조성 연구

- 입자 설계 및 특성 분석 따른 최적 조성 선정
- Cu Chelating Agent 후보군 탐색 / 선정
- Cu Corrosion Inhibitor 후보군 탐색 / 선정
- Cu 조성에 따른 산화막 형성에 대한 메커니즘 연구
- Pourbaix diagram에 따른 최적 pH 설계 및 연구
- 슬러리 분산안정성 및 경시안정성 확보

## 3) 성능 평가

- Cu Removal Rate 성능 확보
- Cu dissolution 평가 Tool Set up 및 성능 Correlation
- Pattern에서의 EPD Set up 및 Para별 따른 Trend 연구
- 조성에 따른 Pattern에서의 성능 평가 및 개선
- Defect (Scratch) 발생 원인 연구 및 낮은 결함 성능 확보

## ○ 개발목표

구분		단위	달성목표	국내 최고수준	세계최고수준 (보유국, 기업/기관명)
1	Cu NPW Removal Rate	Å/min	> 10,000	8,000	8,000 (일본, Fujifilm)
2	Cu Static Etch Rate	Å/min	> 300	250	250 (일본, Fujifilm)
3	Cu Dishing @100μm, 50%	Å	< 500	500	400 (일본, Fujifilm)
4	Cu Recess @9μm, 90%	Å	< 100	100	80 (일본, Fujifilm)
5	Defect (Scratch)	ea	< 100	150	80 (일본, Fujifilm)

**3. 지원기간/예산/추진체계**

○ 개발기간 : 54개월 이내 (1차년도 : 6개월 이내, 2~5차년도 : 각 12개월)

- 1단계 : 30개월 이내, 2단계 : 24개월 이내

○ 정부지원연구개발비 : 총 정부지원연구개발비 35억원 이내 (1차년도 : 4억원 이내)

○ 주관연구개발기관 : 중소·중견기업

○ 기술료 징수여부 : 징수

○ 기타사항 : 해당없음

관리번호	2024년 제1차(특단지) 반도체 공정 장비 10-03		사업구분	소재 부품 패키지 형(특화단지)		
산업기술분류1	대분류	전기·전자	중분류	반도체 장비	소분류	반도체 장비용 핵심부품 및 제조장비
산업기술분류2	대분류	-	중분류	-	소분류	-
총괄과제명	10nm DRAM/3nm logic 첨단 반도체를 위한 공정장비 기술개발					
세부과제명	(3세부) 내플라즈마 코팅 소재의 원자층 증착 기술 기반 공정 부품 개발					
1. 개요 및 필요성	<div><div>○ (개요) 3차원 원자층 증착(ALD) 코팅 기술 기반으로 내플라즈마 특성이 우수한 소재 및 증착장비를 개발하여 반도체 공정 부품 양산 적용이 가능하도록 제품화하는 과제임</div><div>- 반도체 제조공정 부품에 대한 세정·코팅 기술은 장비 내구성 향상 및 오염입자 발생 저감을 통해 최종제품의 수율을 극대화하는 필수기술</div><div>- 반도체 공정 부품은 내부 미세 유로를 포함한 3차원 복잡 구조로, 균일한 단차 피복성과 도포성, 우수한 기계적 강도의 박막증착을 위한 대면적, 고생산성 ALD 장비가 필요</div><div>- 반도체 부품 코팅용 ALD는 해외 장비업체에서 독점 중이며, 국내 ALD 장비는 주로 반도체 웨이퍼용으로 개발되어 부품 코팅용 장비 개발은 요원한 상황</div><div>○ (필요성) 반도체 초미세화(3nm node)로 장비에서 발생한 particle이 수율에 큰 영향을 주면서 삼성전자와 SK하이닉스 내부에서도 부품의 세정·코팅에 관한 집중 연구가 진행 중. 기존에 코팅하지 않던 3차원 shower head 등 수백만 원의 부품이 최근 수천만 원으로 증가한 상황에서, 부품 코팅의 불가로 장비사 OEM 부품에 의존할 경우 기존 국내 부품 제조사에 위기가 될 수 있음</div><div>- [ALD 전구체] Y 전구체는 해외독점(미, 러)으로 kg당 6천만 원 이상(Al 전구체의 20배)의 고비용으로 중소기업에서 공정 개발조차 어려운 실정. 또한 현재 개발된 전구체들은 고체 이거나 점도가 높은 액체로 증기압이 낮아 복잡한 반도체 부품 표면코팅이 어려움. 낮은 점도를 갖는 액체로, 기화 온도가 낮고 증기압이 높은 Y 전구체 개발이 필요</div><div>- [ALD 장비] 반도체 장비 부품이 지닌 복잡한 내부 유로와 hole 형상 등에도 균일한 코팅 기술이 요구되며, 3D 형상 대형부품의 내부 코팅을 위해 기존의 매엽식이 아닌 대면적/고생산성 Batch ALD* 장비가 필요함. ALD 세계 시장 규모는 2016년 10.9억 달러에서 연평균 12% 성장하여 2025년 30.1억 달러에 이를 것으로 전망. ALD 장비시장은 해외 4개 업체가 75% 이상 점유한 독과점으로 국산화 시급.</div><div>- [3차원 ALD 공정] 증착 품질 향상을 위해 공정 중 플라즈마 in-situ cleaning이 적용 중으로, 신규 내플라즈마 소재의 3차원 고밀도 코팅이 필수적임. In-situ cleaning시 F계 식각가스에 의해 부품표면에 불안정한 AlFx가 생성되며, 이는 particle 소스로 작용하여 반도체 생산 수율을 하락시킴. shower head 등 비정기적인 장비 부품 교체는 생산량 저하 등의 문제를 발생시키기 때문에, F계 가스에 견디는 고내구성 3D 코팅 부품이 필수적임</div><div>- [고밀도 Y계 신조성 ALD] Shower Head는 pure-Al로는 제작이 어려워 Al 합금으로 제작되고 있으나, 주로 쓰이는 5000/6000계열 Al shower head는 합금에 포함된 Mg, Si 등의 성분이 고온에서 out-gassing되어 particle로 작용하며 공정 온도 증가에 한계가 됨. 특히 Mg의 경우 F계 가스와 반응성이 높아 Al shower head 표면에 MgF를 형성하여 particle로 작용함에 따라 out-gassing을 막아주는 고밀도 코팅이 더욱더 필요한 사항임</div></div>					

## ○ (기대효과)

- 소재 국산화로 해외업체 독점 타파 및 국내 반도체 및 장비 산업 기회 확대
- Y계 코팅은 반도체 장비 가동률과 수율을 증가시켜 반도체 단가 경쟁력을 향상시킴
- Global No.1 반도체 플라즈마 공정 설비용 고성능 ceramic 코팅 기술 확보를 통해 해외 의존도 감소 / 원가 경쟁력 향상 기여 / 국내 반도체 산업 발달 기여
- 소재·부품·장비가 연결된 차세대 핵심 공정장비 자립화를 위한 통합 개발 생태계 구축
- Y계 ALD 코팅기술은 기존 부품 시장 매출의 60%를 점유할 것으로 기대되며, 금액으로 환산하면 1조원의 추가 코팅 시장에 해당함. 반도체 부품 코팅 소재는 전체 코팅 시장의 30% 수준이며 필요성의 증가에 따라 지속 성장이 예상됨

## 2. 연구목표

## ○ 최종목표 : 원자층 증착 기술 기반 공정 부품 내플라즈마 소재 코팅 공정 개발

(TRL : [시작] 3단계 ~ [종료] 7단계)

- 고증기압 액상 신규 이트륨 화합물 합성 기술 개발 및 물성 평가
- 개발된 이트륨 화합물의 대용량 합성법 및 대용량 정제법 개발
- 300mm 이상 대면적 Batch ALD 시스템 챔버 상세 설계
- 부품 코팅용 반송 시스템을 포함한 대면적 Batch ALD 제조 기술
- 가스 및 전구체 공급 시스템 개발
- High throughput용 부품 transfer 로봇 개발
- Particle 개선을 위한 in-situ cleaning 모듈 개발
- 반도체 증착/식각 공정용 샤워 헤드에 적용할 수 있는 내플라즈마 Y계 ALD 코팅시스템 구축
- 특허를 고려한 High Conformality 고밀도 Y계 복합물질( $Y_2O_3$  /  $YAlO_3$ ) 코팅공정 개발
- 부품 코팅용 ALD 양산화를 위한 실시간 공정 최적화 기술 및 내플라즈마 평가기술 개발
- 개발된 Y계 복합물질을 수요기업(고객사) 제품에 실증 평가 진행 후 재연성 확보 및 양산화

## ○ 개발목표

성능지표		단위	달성목표	국내 최고수준	세계최고수준 (보유국, 기업/기관명)
1	합성 및 정제수율	%	70%	없음	70 (프랑스, Air Liquide)
2	무기물순도	ppm	$\leq 2$ ppm	없음	$\leq 2$ (프랑스, Air Liquide)
3	유기물순도	ppm	$\geq 95\%$	없음	95 (프랑스, Air Liquide)
4	분해분율	%	5%	없음	$< 5\%$ (프랑스, Air Liquide)
5	Non-uniformity	%	10	20	10 (핀란드, Baneq)
6	Step Coverage	%	90	60	$\leq 80$ (핀란드, Baneq)
7	Plasma resistance	nm/min	0.4	$2.5(Al_2O_3)$	0.4 (핀란드, Baneq)
8	Chemical resistance	nm/hr	10	$2.1(Al_2O_3)$	$\leq 10$ (핀란드, Baneq)

## 3. 지원기간/예산/추진체계

## ○ 개발기간 : 54개월 이내 (1차년도 : 6개월 이내, 2~5차년도 : 각 12개월)

- 1단계 : 30개월 이내, 2단계 : 24개월 이내

## ○ 정부지원연구개발비 : 총 정부지원연구개발비 67억원 이내 (1차년도 : 9억원 이내)

## ○ 주관연구개발기관 : 중소·중견기업

## ○ 기술료 징수여부 : 징수

## ○ 기타사항 : 해당없음